

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-279438

(43) Date of publication of application : 22.10.1996

(51)Int.Cl.

H01G 4/12

H01G 4/30

H01L 23/12

H01L 23/15

H05K 3/46

(21)Application number : 07-079120

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 04.04.1995

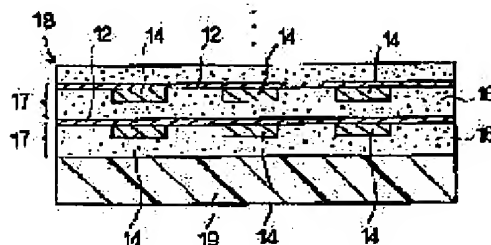
(72)Inventor : KUBODERA NORIYUKI
KONO YOSHIKI

(54) METHOD OF MANUFACTURING CERAMIC MULTILAYER ELECTRONIC PART

(57)Abstract:

PURPOSE: To provide a method of obtaining a ceramic multilayer electronic part stable in characteristics by a method wherein the step between a portion where internal electrodes are overlapped and a portion where the internal electrodes are not overlapped is eliminated and delamination can effectively be prevented and the method is comparatively simple.

CONSTITUTION: In a method of manufacturing a ceramic multilayer electronic part, a first metal film 12 is formed on a PET film and a second metal film 14 having a larger thickness than the first metal film 12 is formed partially on the first metal film 12 to obtain a multilayer metal film, and a ceramic green sheet 16 is formed thereon to obtain metal film integrating green sheet 17, which are stacked to form a ceramic multilayer body 18 including the multilayer metal film internally. A first metal film portion which is not located under the second metal film 14 in the ceramic multilayer body is insulated so that a constitutional metal component is diffused in ceramic, and further the ceramic is sintered.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-279438

(43)公開日 平成8年(1996)10月22日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/12	3 6 4		H 0 1 G 4/12	3 6 4
	4/30	3 1 1	4/30	3 1 1 D
H 0 1 L 23/12		7924-5E	H 0 5 K 3/46	H
	23/15	6921-4E		T
H 0 5 K 3/46		6921-4E	H 0 1 L 23/12	N
審査請求 未請求 請求項の数7 O L (全 8 頁) 最終頁に続く				

(21)出願番号 特願平7-79120

(22)出願日 平成7年(1995)4月4日

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 久保寺 紀之

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 河野 芳明

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

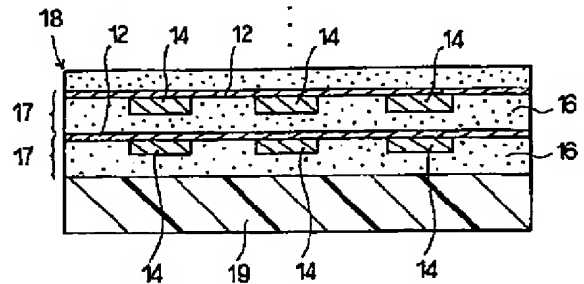
(74)代理人 弁理士 宮▼崎▲ 主税 (外1名)

(54)【発明の名称】 セラミック積層電子部品の製造方法

(57)【要約】 (修正有)

【目的】 内部電極重なり部分と内部電極が重なり合っていない部分との段差を解消し、デラミネーションの発生を効果的に防止することができ、かつ比較的簡単な方法により特性の安定なセラミック積層電子部品を得る方法を提供する。

【構成】 PETフィルム11上に第1の金属膜12を形成し、第1の金属膜12上に部分的に、第1の金属膜12よりも厚みの大きな第2の金属膜14を形成して多層金属膜を得、その上にセラミックグリーンシート16を成形して得た金属膜一体化グリーンシート17を積層して、多層金属膜を内部に含有するセラミック積層体18を形成し、セラミック積層体中の第2の金属膜14の下方に位置しない第1の金属膜部分を、構成金属成分がセラミックス中に拡散するように絶縁物化するとともに、セラミックスを焼成するセラミック積層電子部品の製造方法。



【特許請求の範囲】

【請求項 1】 支持体上に第 1 の金属膜を薄膜形成法により形成する工程と、

前記第 1 の金属膜上に、部分的に、前記第 1 の金属膜よりも厚みの大きな第 2 の金属膜を薄膜形成法により形成して多層金属膜を形成する工程と、

前記多層金属膜を内部に含むセラミック積層体を形成する工程と、

前記セラミック積層体中の第 2 の金属膜の下方に位置していない第 1 の金属膜部分を、構成金属成分がセラミックス中に拡散するようにして絶縁物化するとともに、前記セラミックスを焼成する工程とを備えることを特徴とする、セラミック積層電子部品の製造方法。

【請求項 2】 前記第 1 の金属膜の厚みが 100 nm 以下、第 2 の金属膜の厚みが 300 nm 以上、1000 nm 以下である、請求項 1 に記載のセラミック積層電子部品の製造方法。

【請求項 3】 前記第 1 の金属膜部分を絶縁物化するとともにセラミックスを焼成する工程は、第 1 の金属膜が酸化し、第 2 の金属膜が酸化しない酸素分圧下において、前記セラミック積層体を焼成することにより行われる、請求項 1 または 2 に記載のセラミック積層電子部品の製造方法。

【請求項 4】 前記多層金属膜を形成する工程は、前記第 1 の金属膜上にパターン孔が設けられたレジスト層を形成する段階と、前記レジスト層のパターン孔内に、第 1 の金属膜よりも厚みの大きな第 2 の金属膜を薄膜形成法により形成する段階と、前記レジスト層を除去する段階とを備える、請求項 1～3 の何れかに記載のセラミック積層電子部品の製造方法。

【請求項 5】 前記セラミック積層体を形成する工程が、前記多層金属膜上にセラミックグリーンシートを成形して金属膜一体化グリーンシートを得る段階と、前記金属膜一体化グリーンシートを積層する工程とを備える、請求項 1～4 の何れかに記載のセラミック積層電子部品の製造方法。

【請求項 6】 前記セラミック積層体を形成する工程が、第 2 の支持体上にセラミックグリーンシートを形成する段階と、

前記セラミックグリーンシート上に、前記支持体に支持された多層金属膜を転写し、金属膜一体化グリーンシートを形成する段階と、

複数の前記金属膜一体化グリーンシートを順次転写することにより積層してセラミック積層体を得る段階とを備える、請求項 1～4 の何れかに記載のセラミック積層電子部品の製造方法。

【請求項 7】 前記多層金属膜をセラミックグリーンシート上に転写するにあたり、ロール状プレスを用いる、請求項 6 に記載のセラミック積層電子部品の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、薄膜形成法により形成された内部電極を有するセラミック積層電子部品の製造方法に関し、特に、内部電極の形成から焼成に至るまでの工程が改良されたセラミック積層電子部品の製造方法に関する。本発明は、例えば、積層コンデンサ、積層圧電部品、セラミック多層基板などの種々のセラミック積層電子部品の製造方法に利用することができる。

【0002】

【従来の技術】 例えば、積層コンデンサなどのような内部電極を有するセラミック積層電子部品の製造に際しては、金属-セラミックス一体焼成技術が用いられている。すなわち、セラミックグリーンシート上に導電ペーストをパターン印刷し、内部電極を形成する。次に、内部電極が形成されたセラミックグリーンシートを複数枚積層し、上下に内部電極の印刷されていないセラミックグリーンシートを適宜の枚数積層し、セラミック積層体を得る。あるいは、セラミックスペーストと導電ペーストとを順次所定の形状に印刷し、セラミック積層体を得る。しかる後、上記のようにして得られたセラミック積層体を厚み方向に加圧し、セラミック層同士を密着させる。しかる後、セラミック積層体を焼成し、焼結体を得る。得られた焼結体の外表面に、適宜の外部電極を形成し、セラミック積層電子部品を得る。

【0003】 近年、電子部品においては一層の小型化が求められており、セラミック積層電子部品においても小型化及び薄型化が強く求められている。セラミック積層電子部品の小型化及び薄型化を進める場合、内部電極間に挟まれているセラミック層の厚みを薄くすることが必要となり、従って、より薄いセラミックグリーンシートを用いてセラミック積層体を作製しなければならない。

【0004】 しかしながら、セラミックグリーンシートの厚みを薄くするにも限度があり、薄くなり過ぎた場合にはセラミックグリーンシートを単体で扱うことができなくなる。加えて、セラミック積層体を得た段階で、内部電極が重なり合っている部分では、内部電極が存在しない部分に比べて厚みが大きくなり、両者の間で段差が生じがちであった。特に、焼結に先立って厚み方向にセラミック積層体を加圧した段階で、上記段差が生じているため、内部電極の重なり合っている部分においてのみ上下の層が加圧され、他の領域では十分に加圧されないことがあった。その結果、焼結体においてデラミネーションと称されている層間剥離現象が生じがちであった。さらに、セラミックグリーンシート中の溶剤により、内部電極が膨潤し、所望の形状の内部電極を正確に形成することができないこともあった。

【0005】 従って、セラミックグリーンシートの厚みを 6 μ m 程度以下とすることは非常に困難であった。上記のような問題は、セラミックスペーストと導電ペーストを交互に印刷しセラミック積層体を得る方法でも同様

であった。

【0006】そこで、上記のような問題を解決するために、薄膜形成法により形成された金属膜を内部電極として用いる方法、例えば下記の第1、第2の方法が提案されている。

【0007】第1の方法では、例えば、図1に示すように、支持体1上にスパッタリングなどの薄膜形成法により金属膜を全面に形成する。次に、上記金属膜上に電極形状に応じた開口を有するレジスト層を形成し、フォトリソグラフィにより金属膜をパターン化する。このようにして、図1に示されている金属膜2を形成する。しかる後、金属膜2上において、セラミックグリーンシート3を形成する。上記金属膜2及びセラミックグリーンシート3の形成工程を繰り返すことにより、積層体4を得る。

【0008】第2の方法では、特開昭64-42809号公報に開示されているように、合成樹脂からなる第1のフィルム上にセラミックグリーンシートを形成し、他方、第2の支持フィルム上に薄膜形成法により金属膜を形成する。しかる後、第2の支持フィルムに支持された金属膜を第1の支持フィルム上にセラミックグリーンシート上に転写し、金属膜一体化グリーンシートを得る。上記のようにして得た金属膜一体化グリーンシートを複数枚積層することにより、セラミック積層体を得る。

【0009】上述した薄膜形成法により形成された金属膜を内部電極として用いる第1～第2の方法では、導電ペーストを用いた内部電極形成方法に比べて、内部電極の厚みを薄くすることができる。

【0010】

【発明が解決しようとする課題】しかしながら、上述した第1、第2の方法のいずれにおいても、内部電極の厚みはある程度薄くし得るものの、より一層セラミック積層電子部品の薄型化を進めた場合には、積層数が増大し、内部電極間で挟まれているセラミック層の厚みに対して内部電極の厚みが大きくなっていく。そのため、第1の方法では、図2に示すように、得られた積層体5において、セラミックグリーンシートのみが積層されている部分6と内部電極8が重なり合っている部分7とで、やはり厚みの差が生じてくる。従って、得られた積層体を厚み方向に加圧した場合、内部電極8が重なり合っている部分にのみ圧力が加わりがちとなり、内部電極が重なり合っていない領域におけるセラミック層同士の密着性が損なわれる。よって、最終的に得られた焼結体において、デラミネーションが生じ易くなるという問題があった。

【0011】また、上記第1の方法では、金属膜を支持体上に形成した後に、レジスト層によるパターン形成及びエッチング、レジスト層の除去等の複雑な処理を必要とし、従って工程が煩雑となるという問題もあった。

【0012】また、転写法を用いた第2の方法において

も、やはり、薄型化の進行に伴い、内部電極が重なり合っている部分の厚みが、内部電極の重なり合っていない領域の厚みに比べて厚くなる。従って、同様に、得られた積層体において、デラミネーションが生じがちであるという問題があった。加えて、セラミックグリーンシートの厚みを薄くした場合には、やはり、金属膜一体化グリーンシートの厚みが薄くなり、取扱いが困難となる。さらに、セラミックグリーンシート上に金属膜を転写して金属膜一体化グリーンシートを形成しているため、金属膜のパターン精度が十分でないことがあった。

【0013】のみならず、金属膜とセラミックグリーンシートとを一体化するに際し、金属膜が存在しない部分では、セラミックグリーンシートが第2の支持フィルムに接触されることになる。従って、一体化後に第2の支持フィルムを金属膜一体化グリーンシートから剥離する必要があるため、金属膜及びセラミックグリーンシートの双方に対しての第2の支持フィルムの剥離性が良好なことが要求される。しかしながら、そのような要求を満たすことは難しく、従って、第2の支持フィルムの剥離に際しセラミックグリーンシートが破損しがちであった。

【0014】本発明の目的は、内部電極が形成されている領域と形成されていない領域との間のセラミック積層体段階における厚みの差を低減し、従ってデラミネーション等の発生を効果的に抑制することができるセラミック積層電子部品の製造方法を提供することにある。

【0015】

【課題を解決するための手段】本発明は、薄膜形成法により内部電極を形成する工程を含むセラミック積層電子部品の製造方法であり、以下の工程を備えることを特徴とする。

【0016】すなわち、本発明は、支持体上に第1の金属膜を薄膜形成法により形成する工程と、前記第1の金属膜上に、部分的に、前記第1の金属膜よりも厚みの大きな第2の金属膜を薄膜形成法により形成して多層金属膜を形成する工程と、前記多層金属膜を内部に含むセラミック積層体を形成する工程と、前記セラミック積層体中の第2の金属膜の下方に位置していない第1の金属膜部分を、構成金属成分がセラミックス中に拡散するようにして絶縁物化するとともに、前記セラミックスを焼成する工程とを備えることを特徴とする、セラミック積層電子部品の製造方法である。

【0017】本発明のある特定の局面では、上記第1の金属膜の厚みは100nm以下、第2の金属膜の厚みは300nm以上、1000nm以下とされる。これは、第1の金属膜は、セラミックスの焼成に際し、上記のように第2の金属膜の下方に位置しない第1の金属膜部分が絶縁物化されるように構成される必要があるからである。すなわち、第1の金属膜の厚みを100nm以下とすることにより、第1の金属膜を構成している金属

成分を加熱によりセラミックス中に酸化物イオンの形態で容易に拡散することができる。また、第2の金属膜の厚みを300nm以上とするのは、上記第1の金属膜部分の絶縁物化に際し、第2の金属膜の酸化を防止するためにある。すなわち、第2の金属膜は、あくまでも内部電極として機能する部分であるため、酸化されてはならず、従って上記のように好ましくは、300nm以上の厚みに形成される。なお、第2の金属膜の厚みの上限は特に限定されるものではないが、セラミック積層電子部品の内部電極として用いるため及び本発明の目的である段差を低減するためには、通常、1000nm以下とされる。

【0018】また、本発明の別の特定の局面では、上記第1の金属膜部分の絶縁物化及びセラミックスの焼成は、第1の金属膜が酸化し、第2の金属膜が酸化しない酸素分圧下でセラミック積層体を焼成することにより行われる。すなわち、酸素分圧を上記のように制御することにより、セラミックスの焼成に際し、第1の金属膜を酸化させ、第2の金属膜の下方に位置していない第1の金属膜部分を絶縁物化し、他方第2の金属膜の酸化を防止することができる。この場合の酸素分圧の値は、第1、第2の金属膜を構成するための材料、第1、第2の金属膜の厚み、焼成に際しての温度及び時間等によって異なるため、一義的には定め得ない。

【0019】なお、本発明において、上記多層金属膜を形成する工程は、適宜のフォトリソグラフィ技術を用いて実施し得るが、例えば、第1の金属膜上にパターン孔が設けられたレジスト層を形成する段階と、次に、レジスト層のパターン孔内に第2の金属膜を薄膜形成法により形成する段階と、上記レジスト層を除去する段階とを実施することにより行い得る。

【0020】また、上記多層金属膜を内部に有するセラミック積層体を得る工程についても、従来から公知の転写法などを用いて実施することができる。本発明のある特定の局面によれば、上記セラミック積層体を形成する工程は、多層金属膜上にセラミックグリーンシートを適宜の方法で成形し、金属膜一体化グリーンシートを得る段階と、上記金属膜一体化グリーンシートを積層する段階とを実施することにより行われる。また、本発明の別の特定の局面によれば、上記セラミック積層体を形成する工程は、第2の支持体上にセラミックグリーンシートを形成する段階と、セラミックグリーンシート上に上記支持体に支持されている多層金属膜を転写し、金属膜一体化グリーンシートを得る段階と、複数の金属膜一体化グリーンシートを順次転写することにより積層し、セラミック積層体を得る段階とを備える転写法により行われる。この転写法の場合、好ましくは、ロール状プレスを用いて多層金属膜がセラミックグリーンシート上に転写され得る。

【0021】

【発明の作用及び効果】本発明のセラミック積層電子部品の製造方法では、第1の金属膜が全面に形成され、該第1の金属膜を設けたことにより、内部電極が重なり合う領域（第2の金属膜が重なり合う領域）と、内部電極が重なり合わない領域との段差を小さくすることができる。従って、得られた焼結体におけるデラミネーションの発生を効果的に低減することができる。

【0022】しかも、第1層目の金属膜は、セラミックスの焼成工程において絶縁物化される。従って、段差を低減するために形成されている第1の金属膜は、最終的には導体として機能しない。よって、第1の金属膜を形成したとしても、短絡不良などは生じない。加えて、第1の金属膜を後工程においてエッチング等により部分的に除去する必要があるため、多層金属膜を得るのに余分な工程を必要としない。

【0023】さらに、第1の金属膜は、セラミックス中に酸化物イオンの形態で拡散されるが、この第1の金属膜の組成を制御することにより、セラミックスの組成を制御することも可能となる。よって、所望の特性を発揮し得るセラミック積層電子部品を提供することが可能となる。

【0024】さらに、多層金属膜は支持体に支持されているが、この状態では、支持体に対して第1の金属膜のみが接触されている。よって、支持体に対する多層金属膜の離型性を考慮する場合、第1の金属膜に対する離型性のみを考慮して支持体を選択すればよい。従って、例えば第2の支持体上に形成されたセラミックグリーンシート上に、多層金属膜を転写する場合には、支持体から多層金属膜を円滑に剥離することができる。加えて、第2の支持体はセラミックグリーンシートとのみ接触されているため、第2の支持体の離型性についても、セラミックグリーンシートに対する離型性のみを考慮すればよい。従って、第2の支持体の離型性の設計も容易となる。

【0025】本発明は、積層コンデンサ、積層セラミック圧電部品、セラミック多層基板などの種々の内部電極含有セラミック積層電子部品の製造方法に適用することができる。

【0026】

【実施例の説明】以下、本発明の非限定的な実施例を説明することにより、本発明を明らかにする。

【0027】なお、以下の実施例は、積層コンデンサの製造に適用した例であるが、未焼成のセラミック積層体を得る段階までは、マザーの多層金属膜及びマザーのセラミックグリーンシートを用いて行われている。

【0028】実施例1

図3(a)に示すように、第1の支持体としてのポリエチレンテレフタレート（PET）フィルム11を用意した。PETフィルム11の上面には、シリコン樹脂（図示せず）がコーティングされている。上記PETフィル

μ11上に、第1の金属膜12を形成する。ここでは、第1の金属膜12は、蒸着法により厚み70nmのAg膜を全面に形成することにより構成されている。

【0029】次に、第1の金属膜12上に、1μmの厚みのレジスト層を塗布し、露光及び現像処理を行うことにより、図3(b)に示すように、パターニングされたレジスト層13を形成する。

【0030】次に、レジスト層13のパターン孔13a内に、第2の金属膜14を薄膜形成法により形成する。本実施例では、第2の金属膜14は、0.5μmの厚みとなるようにPdを電気メッキすることにより形成されている。

【0031】次に、レジスト層13をレジスト剥離液などにより除去する。このようにして、図4に示す多層金属膜15が得られる。多層金属膜15では、第1の金属膜12上に部分的に第2の金属膜14が形成されている。従って、多層金属膜15は、第1の金属膜12の下底面においてのみ、PETフィルム11と接触されている。よって、PETフィルム11の離型性は、第1の金属膜12のみを考慮して設定すればよい。PETフィルム11の上面における離型性の設計が容易であることがわかる。

【0032】なお、上記第2の金属膜14が、最終的に内部電極として用いられる部分に相当し、第1の金属膜12は後述の処理により絶縁物化される。次に、上記PETフィルム11上において、多層金属膜15上にセラミックグリーンシートを形成する。本実施例では、セラミックスラリーを、マイクログラビア法により厚み8μmとなるようにシート成形することにより、セラミックグリーンシート16が成形されている(図5参照)。

【0033】図5に示すように、上記セラミックグリーンシート16の形成により、金属膜一体化グリーンシート17がPETフィルム11に支持された状態で用意される。

【0034】次に、上記金属膜一体化グリーンシート17を順次積層することにより、図6に示す積層体18が得られる。なお、図6においては、積層体18の下方の幾つかの層のみが図示されているが、実際には、上方に、さらに複数の金属膜一体化グリーンシートが積層されている。また、19は積層に際しての支持フィルムを示す。

【0035】上記のようにして得たマザーのセラミック積層体18を、個々の積層コンデンサ単位の未焼成のセラミック積層体となるように厚み方向に切断し、個々の積層コンデンサ用セラミック積層体を得る。

【0036】次に、得られたセラミック積層体を大気中において、1200℃の温度で4時間維持することにより焼成する。この焼成において、未焼成のセラミックスが焼成されるだけでなく、第1の金属膜12が絶縁物化される。すなわち、第1の金属膜12を構成している金

属成分が酸化物イオンとなって周囲のセラミックス中に拡散し絶縁物化する。従って、得られた焼結体の横断面を図7で示すように、得られた焼結体20においては、第2の金属膜14からなる内部電極のみが焼結体20中において残存している。なお、図7においても、幾つかの第2の金属膜14のみを示しているが、実際には、上方に、多数の第2の金属膜が内部電極としてセラミック層を介して重なり合っている。

【0037】上記のようにして得た焼結体20の両端面に一对の外部電極を形成することにより、図8に示す積層コンデンサ21を得る。積層コンデンサ21においては、焼結体20内において第2の金属膜14からなる複数の内部電極がセラミック層を介して重なり合っている。なお、22a、22bは外部電極を示し、外部電極22a、22bは、導電ペーストの塗布・焼き付けあるいはメッキなどの適宜の方法により形成することができる。

【0038】上記のようにして得た積層コンデンサについて、内部電極が重なり合っている部分と、重ねられていない部分との段差を調べたところ、第1の金属膜の厚み×第1の金属膜の積層枚数の分だけ段差が小さくされ得ることが確かめられた。

【0039】また、上記積層コンデンサを20個用意し、図8に示す断面が露出するように切断し、デラミネーションの有無を観察したところ、デラミネーションは認められなかった。同様に、図8に示されている断面と直交する断面が露出するように20個の積層コンデンサを切断し、断面を観察したところ、やはりデラミネーションは認められなかった。

【0040】比較のために、従来法、すなわち従来技術の説明の項で記載した第1の方法に従って得た相当の積層コンデンサについて、デラミネーションの有無を観察したところ、図8に示す断面と同方向の断面を観察した場合、20個の積層コンデンサ中、5個の積層コンデンサにおいてデラミネーションが認められた。

【0041】また、第1の金属膜の融点が約960℃であり、上記焼成温度1200℃に対して十分低いため、第1の金属膜は確実に絶縁物化されており、従って実施例の積層コンデンサでは、短絡不良は発生していなかった。

【0042】実施例2

実施例1と同様にして積層コンデンサを作製した。但し、第1の金属膜をCuにより、第2の金属膜をNiにより構成した。また、セラミックスラリーについては、BaTiO₃系セラミックスにCuを含有させていないものを用いた。焼成工程の初期、すなわち焼成最高温度に維持した期間の1/2の期間、酸素分圧を、Niメッキ膜は酸化されず、Cu蒸着膜は酸化するような値とし、焼成を行った。具体的には、酸素分圧は、焼成工程初期において10⁻⁴Paとした。また、上記10⁻⁴Pa

の酸素分圧で焼成工程初期を実施した後は、還元雰囲気において焼成を行った。その他については、実施例1と同様に、積層コンデンサを作製した。

【0043】実施例2において得られた積層コンデンサの焼結体を分析した結果、セラミックス中にCuが均一に存在していることが確かめられた。すなわち、第1の金属膜を構成しているCuがセラミックス中に拡散されていることが確かめられた。

【0044】さらに、得られた積層コンデンサの電気的特性を測定したところ、BaTiO₃系セラミックスにCu粉末を添加した場合と同様の結果が得られた。また、実施例1と同様に、積層コンデンサの断面を観察したところ、デラミネーションの発生は見られなかった。

【0045】なお、実施例2では、第1の金属膜を構成しているCuを拡散させるのに、上記のように焼成初期の酸素分圧を制御したが、第1の金属膜に酸化拡散剤を含有させておいたり、あるいは拡散促進剤を含有させておくことにより、第1の金属膜を構成している金属成分をセラミックス中に拡散させてもよい。

【0046】実施例3

図9に示すように、第2の支持体としてのPETフィルム31を用意する。PETフィルム31の上面はシリコン樹脂（図示されず）でコーティングされている。

【0047】PETフィルム31上に、セラミックスラリーをドクターブレード法により成形し、乾燥することにより、厚さ8μmのセラミックグリーンシート32を形成する。

【0048】他方、第1の支持体として、図10に示すPETフィルム33を用意する。PETフィルム33の上面には、シリコン樹脂（図示されず）がコーティングされている。

【0049】PETフィルム33上に、実施例1と同様に、第1の金属膜34及び第2の金属膜35を形成する。本実施例では、第1の金属膜34はAgよりなり、第2の金属膜35はPdよりなる。このようにして、多層金属膜36が形成される。

【0050】次に、図11に示すように、カレンダーロール37を用いて、上記多層金属膜36をセラミックグリーンシート32上に転写する。次に、PETフィルム31を剥離することにより図12に示す金属膜一体化グリーンシート38を得る。

【0051】さらに、上記のようにして得られた金属膜一体化グリーンシート38を積層することにより積層体を得られる。すなわち、金属膜一体化グリーンシート38を転写法により転写しつつ、PETフィルム33を剥離して積層していくことにより、実施例1で得られたのと同様のセラミック積層体を得ることができる。

【0052】上記のようにして得られたセラミック積層体を用い、実施例1と同様に、積層コンデンサを作製した。得られた実施例3の積層コンデンサにつき、実

施例1と同様にデラミネーションの有無を観察したところ、デラミネーションの発生は認められなかった。

【0053】また、従来の転写法を用いた積層コンデンサの製造方法では、支持フィルムに対し、セラミックス及び金属膜の2種類が接触していたため、支持フィルムの離型性を考慮するとき、セラミックスに対する離型性と金属に対する離型性の双方を考慮しなければならなかった。これに対して、実施例3では、PETフィルム33は第1の金属膜34にのみ接触されているため、PETフィルム33の離型性は、第1の金属膜34に対する離型性のみを考慮して設計することができる。

【0054】また、実施例1～3では、第1の金属膜12、34が、焼成工程において部分的に拡散し、絶縁物化される。従って、第2の金属膜の下方に位置しない第1の金属膜部分をエッチング等により除去する煩雑な工程を実施する必要のないことがわかる。

【0055】なお、上記実施例1～3では、第1の金属膜をAgまたはCuにより、第2の金属膜をPdまたはNiで構成したが、本発明の効果を発揮し得る限り、他の金属材料を用いることも可能である。

【図面の簡単な説明】

【図1】従来の積層コンデンサの製造方法を説明するための断面図。

【図2】従来の積層コンデンサの製造方法における問題点を説明するための焼結体の断面図。

【図3】(a)、(b)は、それぞれ、実施例において第1の金属膜を形成した状態及びレジストのパターン孔内に第2の金属膜を形成した状態を示す各断面図。

【図4】実施例において多層金属膜を支持体上に形成した状態を示す断面図。

【図5】多層金属膜上にセラミックグリーンシートを成形して金属膜一体化グリーンシートを形成した状態を示す断面図。

【図6】セラミック積層体を説明するための断面図。

【図7】焼結体の断面図。

【図8】積層コンデンサを示す断面図。

【図9】実施例3において第2の支持体上にセラミックグリーンシートを形成した状態を示す断面図。

【図10】多層金属膜が形成された状態を示す断面図。

【図11】実施例3において多層金属膜をセラミックグリーンシートに転写する工程を説明するための断面図。

【図12】実施例3において得られた金属膜一体化グリーンシートを説明するための断面図。

【符号の説明】

11…PETフィルム（第1の支持体）

12…第1の金属膜

13…レジスト層

13a…パターン孔

14…第2の金属膜

15…多層金属膜

10

20

30

40

50

(7)

特開平 8-279438

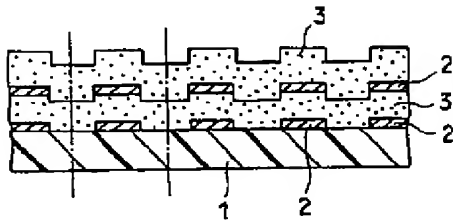
11

12

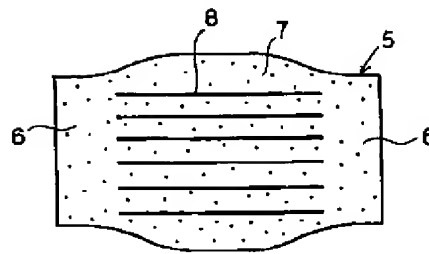
- 16...セラミックグリーンシート
 17...金属膜一体化グリーンシート
 18...セラミック積層体
 20...焼結体
 21...積層コンデンサ
 31...PETフィルム (第2の支持体)

- * 32...セラミックグリーンシート
 33...PETフィルム (第1の支持体)
 34...第1の金属膜
 35...第2の金属膜
 36...多層金属膜
 * 38...金属膜一体化グリーンシート

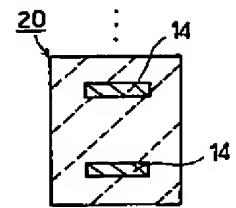
【図1】



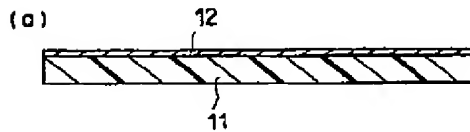
【図2】



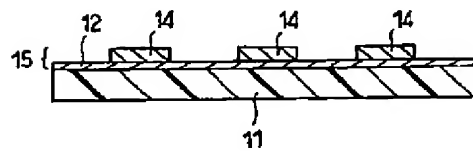
【図7】



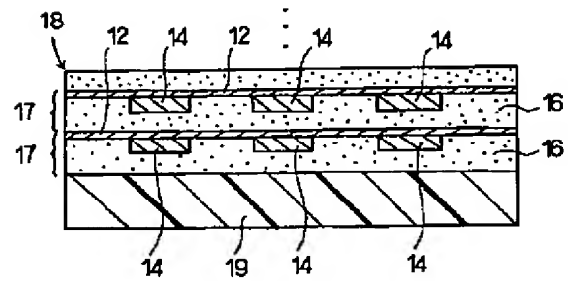
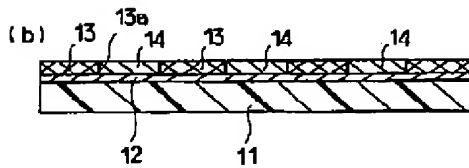
【図3】



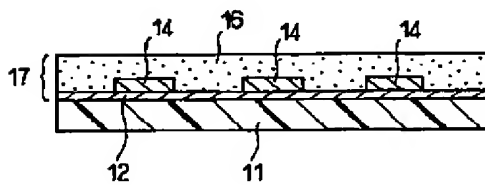
【図4】



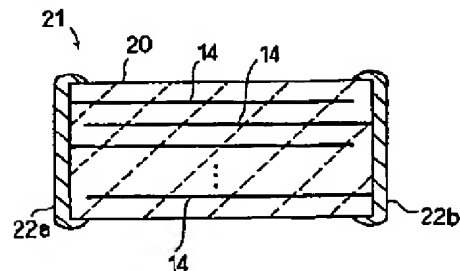
【図6】



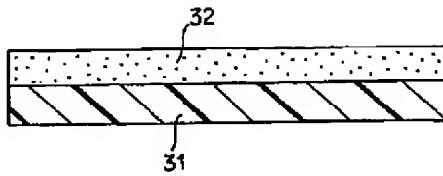
【図5】



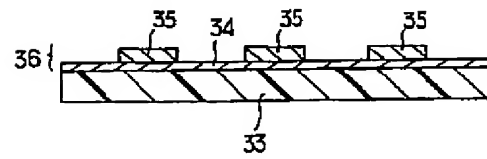
【図8】



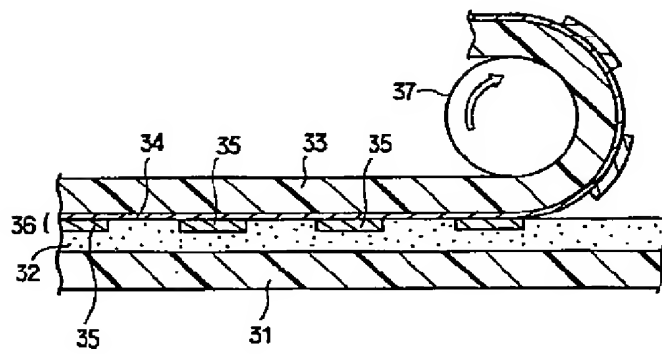
【図 9】



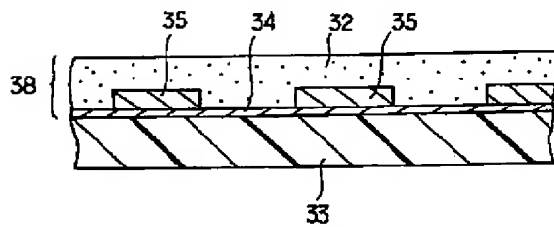
【図 10】



【図 11】



【図 12】



フロントページの続き

(51) Int. Cl.⁶

H05K 3/46

識別記号

庁内整理番号

F I

H01L 23/14

技術表示箇所

C